

Patent Abstracts of Japan

PUBLICATION NUMBER : 06350100
PUBLICATION DATE : 22-12-94

APPLICATION DATE : 02-06-93
APPLICATION NUMBER : 05156041

APPLICANT : RICOH CO LTD;

INVENTOR : INOUE TOSHIHARU;

INT.CL. : H01L 29/788 H01L 29/792 C01G 23/00 H01L 29/62

TITLE : FERROELECTRIC MATERIAL AND MFSFET USING IT FOR GATE

ABSTRACT : PURPOSE: To provide a ferroelectric thin film material, in the case of using Bi and Ti oxides as a material for ferroelectric thin film to be formed on a gate, which can reduce instability and improve the stability of operation as a device by further adding specified ions or atoms to said material, and an MFSFET using said material.

CONSTITUTION: There are provided a ferroelectric material which is characterized in that it comprises a solid solution of a Ba, Ti oxide and a Sr, Ti oxide (hereinafter referred to as BSTO), to which an element which can be an acceptor if said BSTO is n-type, or which can be a donor if said BSTO is p-type, is added, and an MFSFET using said material.

COPYRIGHT: (C) JPO

THIS PAGE 1 MK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-350100

(43)公開日 平成6年(1994)12月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/788				
29/792				
C 0 1 G 23/00	B			
H 0 1 L 29/62	G	7376-4M		

H 0 1 L 29/ 78 3 7 1
審査請求 未請求 請求項の数 5 F D (全 4 頁)

(21)出願番号 特願平5-156041

(22)出願日 平成5年(1993)6月2日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 井上 俊春

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

(74)代理人 弁理士 友松 英爾 (外1名)

(54)【発明の名称】 強誘電体材料および該材料をゲートとして用いたM F S F E T

(57)【要約】

【目的】 本発明の目的は、ゲート上に形成する強誘電体薄膜材料としてB iとT iの酸化物を使用する場合に、該材料中にさらに特定のイオンあるいは原子を添加することによって、不安定性を低減し、デバイスとしての動作を安定向上させることができる強誘電体薄膜材料および該材料を使用したM F S F E Tを提供する点にある。

【構成】 B a、T i酸化物とS r、T i酸化物の固溶体(以下、B S T Oという)に、該B S T Oがn型の場合にはアクセプタとなりうる元素、また該B S T OがP型の場合にはドナーとなりうる元素を添加したもので構成されることを特徴とする強誘電体材料および該材料を使用したM F S F E T。

【特許請求の範囲】

【請求項1】 Ba、Ti酸化物とSr、Ti酸化物の固溶体（以下、BSTOという）に、該BSTOがn型の場合にはアクセプタとなりうる元素、また該BSTOがp型の場合にはドナーとなりうる元素を添加したもので構成されることを特徴とする強誘電体材料。

【請求項2】 p型BSTOの場合の添加元素が、V、Nb、Ta、Cr、Mo、W、Se、Te、Re、RuおよびOsよりなる群から選ばれた少なくとも1種のものである請求項1記載の強誘電体材料。

【請求項3】 n型BSTOの場合の添加元素が、Cu、Ag、Au、Na、K、Rb、Cs、Zn、Cd、Hg、B、Al、Ga、In、Sc、Y、Fe、Co、Ni、Rh、Pd、Pt、Ir、LaおよびLa族元素よりなる群から選ばれた少なくとも1種のものである請求項1記載の強誘電体材料。

【請求項4】 アクセプタまたはドナーとなり得る元素として添加された元素が、イオン注入法によって添加されたものであり、かつ該添加量が1元素あたり 10^{-2} 重量%以下である請求項1記載の強誘電体材料。

【請求項5】 導電層（M）、ゲートとして強誘電体薄膜（F）および半導体層（S）を備えた電界効果型トランジスタ（以下、MFSFETという）において、強誘電体薄膜（F）が請求項1、2、3または4記載の強誘電体材料で構成されたことを特徴とするMFSFET。

【発明の詳細な説明】

【0001】

【技術分野】 本発明は、強誘電体材料および該材料を使用したMFSFETに関する。

【0002】

【従来技術】 強誘電体薄膜をMOSFET（Metal-oxide-semiconductor・field-effect-transistor）のゲート部に作製させ、その膜の有する履歴現象を伴う電気分極によりチャネルの表面ポテンシャルを制御してドレイン電流を変化させ、不揮発性メモリ効果を生じさせることが出来る。この素子はMFS（Metal-ferroelectric-semiconductor）FETと呼ばれるが、その概要は、例えば次の二つの文献によって紹介されている。

①「強誘電体薄膜を用いた不揮発性メモリFET」松井康、浜川圭弘他、電子通信学会技術研究会報告 CPM 78-46 pp. 1~8 (1978)

②US Patent 2,791,758 (1957)

MFSFETは、構造が簡単で素子の応答速度も数ns程度と早いこと等、EPROMに比較して利点を有しているものの、現在迄のところ、デバイス化が遅れている。その原因の一つには、材料組成に関連する誘電体薄膜の結晶構造と電気特性の安定性がデバイス化が可能なレベルに到達出来ていないことにある。例えば、ゲート上の強誘電体薄膜材料としてPZT（Pb、Zr、T

i酸化物）を検討している例は多いが、分極反転を繰返した時 10^5 回位で残留分極（Pr）の値の低下が目立ってくる。この劣化現象は薄膜中のイオンや格子欠陥の移動等に起因すると考えられ改善へ向けて研究が続けられている。又、薄膜の誘電特性のうち動作電場強度（ER）や抗電場（EC）、リーク電流等の値も重要な特性パラメーターであるが、上述のように反転繰返し回数と共に変化して行くことが知られており、これもデバイス化を行う際の障害になっている。これらの特性パラメーターの変化は、材料本来の性質によることは勿論であるが、むしろ、製膜の際に導入される組成の不均一性や結晶格子の欠陥によることが多いと考えられる。

【0003】

【目的】 本発明においては、ゲート上に形成する強誘電体薄膜材料としてBSTOを使用する場合に、該材料中にさらに特定の元素を添加することによって上記のような該材料の不安定性を低減し、デバイスとしての動作を安定向上させることを目的とする。

【0004】

【構成】 本発明は、BSTOに、該BSTOがn型の場合にはアクセプタとなりうる元素、また該BSTOがp型の場合にはドナーとなりうる元素を添加したもので構成される強誘電体材料、および該強誘電体材料を、電界効果型トランジスタ（以下、MFSFETという）のゲートとして用いたことを特徴とするMFSFETに関する。本発明で使用するBSTOとしては、例えば式 $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ （ $y=1-x$ ）で示されるものが挙げられる。前式中、 x が $0.1 \leq x \leq 0.35$ のBSTOは、常温あるいはその近傍のデバイス動作速度で強誘電性を有するものであり、また液体窒素温度付近のような温度範囲でデバイスを操作させるような場合には、強誘電性を発現するものとしては、 x が $0.7 \leq x \leq 0.9$ の範囲のものが挙げられる。

【0005】 BSTO薄膜は、その作製条件の差異によって、p型あるいは、n型の性質を有することが知られている。p型BSTO薄膜に、ドナーとなる得る元素を添加するとキャリアの補償が起り、リーク電流は減少することになる。又、この場合電荷補償のためにイオンの位置に空孔が生じて分極ベクトルを動きやすくしてECを減少させる効果を生じると考えられている。また、n型BSTO薄膜の場合に、アクセプタとなり得る元素を添加すると、そのイオンが双極子を形成し、さらには分極壁のピニングを行なうために経時変化を低減する効果を生じる。さらに、前記のようなドナーとなり得る元素またはアクセプタとなり得る元素を添加すると、前記のようなリーク電流およびECの減少という効果だけでなく、分極反転速度等強誘電体のその他のパラメーターについても影響し、強誘電性メモリとしてのBSTO薄膜の特性を向上させることができる。したがって、BSTOについては、Ba、Sr、Tiに対してドナーま

たはアクセプタの作用をする元素を予測し、これを添加することにより、前記のようなリーク電流およびFETの減少等の効果を生じさせることができる。このようなBa、SrおよびTiに対してドナーまたはアクセプタの作用をすることができる元素は、ペロブスカイト構造B*

*STOのA-SiteのBaおよびSrは原子価が2+、またB-SiteのTiは原子価が4+であるから、下記表1に記載のような価数のものが適当である。
【表1】

ドナーになり得る価数	アクセプタになる得る価数
A Site ≥ 3 B Site ≥ 5	A Site = 1 B Site ≤ 3

前記のドナーになる得る価数の元素としては、具体的にはV、Nb、Ta (V族)、Cr、Mo、W、Se、Te (VI族)、Re (VII族) およびRu、Os (VIII族) よりなる群から選ばれた少なくとも1種のものが挙げられる。前記のアクセプタになり得る価数の元素としては、具体的にはCu、Ag、Au、Na、K、Rb、Cs (I族)、Zn、Cd、Hg (II族)、B、Al、Ga、In、Tl、Sc、Y、LaとLa族元素 (III族) およびFe、Co、Ni、Rh、Pd、Pt、Ir (VIII族) よりなる群から選ばれた少なくとも1種のものが挙げられる。

【0006】前記のような元素のBSTO薄膜への添加は、原子状またはイオン状で行うことができる。例えば、スパッタリングターゲットに該元素の酸化物を混在させてスパッタリングによるBSTO薄膜の製膜を行う際に行うか、あるいは適当なBSTO薄膜の製膜方法、例えばrfスパッタリング法によってBSTO薄膜を形成し、該BSTO薄膜に所望する元素をイオン注入することによって行うことができる。また、主成分の量論組成を大きく変化させないという理由から、添加する元素は1元素あたり 10^{-3} 重量%以下である。

【0007】次に、本発明の具体的な実施例および比較例を示す。

〔比較例〕p型、抵抗値 $10\Omega\text{cm}^{-1}$ のSi (100) 基板上にBSTO膜をrfスパッタリング法により膜厚 $0.04\sim 1.0\mu\text{m}$ で製膜した。BSTO膜の製膜は、dcスパッタリング法、多元蒸発法、レーザアブレーション法、ゾルゲル法、MOCVD法等によっても行うことができる。ターゲットとしては、前式 $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ ($y=1-x$) において、 $x=0.28$ の組成のものを用いた。BSTO製膜の後、ゲート電極膜を堆積させ、フォトリソ・エッチングにより電極パターンを形成した。この際、エッチングは異方性を考慮して、反応性イオンエッチング法で行った。次に 3×10^{13} 個/ cm^2 程度の砒素(As)を加速電圧160eVで注入し、ランプアニールによる活性化を行いソースおよびドレインを形成した。引続き、メタライゼーション工程およびパッシベーション膜形成工程を行い、さらにAl-2%Siによるスパッタ法でアルミ配線を行いMFS

FET [以下、FET (1) という] を作製した。このFET (1) について、分極反転の繰返しのサイクル試験とリーク電流の測定を行った。

〔実施例1〕比較例1で使用したBSTOをスパッタリングターゲットに使用し、該スパッタリングターゲットに微量のRe酸化物(Re_2O_7)を混在させることによって、2mol%La含有のBSTO膜とする以外は、上記FET (1) と同様にしてMFSFET (以下、FET (2) という) を作製した。前記FET (1) およびFET (2) について、耐久試験を行い、その結果を以下に示す。FET (1) では、繰返し回数 2×10^5 回より残留分極の値が減少し始め、 10^{11} 回では分極値の減少とヒステリシス曲線の平坦化に伴ってFETがスイッチング動作としての判別が困難になった。また、これに対応してリーク電流値は当初の $1\times 10^{-6}\text{Amp}/\text{cm}^2$ から、 $8\times 10^{-5}\text{Amp}/\text{cm}^2$ に増大した。他方、FET (2) については、 3×10^{11} 回程度の反転より残留分極の減少が始まったが、 5×10^{11} 回においてもスイッチング動作を確認することができた。また、対応するリーク電流は、当初は $2\times 10^{-5}\text{Amp}/\text{cm}^2$ と改善され、 5×10^{13} 回において、 $4\times 10^{-11}\text{Amp}/\text{cm}^2$ であった。

〔実施例2〕比較例1と同様にして、rfスパッタリングによってBSTO製膜の後、このBSTO膜に対してReイオンの添加を目的として、イオン注入を行なった。この時の加速電圧は、200eVで $4\times 10^{-3}\text{mol}\%$ のReイオンの量とし、注入後ランプアニールを行った。引続きFET (1) と同じプロセスによりMFSFET (以下、FET (3) という) を作製した。FET (3) について耐久試験の結果では繰返し回数が 2×10^{13} 回より残留分極値の減少がはじまり、 3×10^{12} 回付近程度でスイッチング動作を示さなくなった。リーク電流値については当初の値 $5\times 10^{-6}\text{Amp}/\text{cm}^2$ を 2×10^{13} 回の反転後も維持していることが認められた。

〔実施例3〕BSTOとして、 $x=0.8$ のものを使用した以外は比較例1および実施例1と同様にして、BSTO膜および2mol%のRe含有のBSTO膜を作製した。このBSTO膜およびRe含有のBSTO膜を

使用し、MFSFETを作製した〔前者をFET (I V)、後者をFET (V) という〕。これらFET (I V) およびFET (V) の特性の測定をおこなったところ、該両方のFETにおいて、スイッチング動作に応用が可能な誘電分極のヒステリシス曲線が得られた。また、リーク電流値は、FET (IV)およびFET (V) の各々について、 2×10^{-7} 、 5×10^{-8} Amp/cm²の値が得られ、この場合もRe添加の効果が認められた。

【0008】

【効果】本発明によって提供される化学量論組成のBSTOに特定元素の添加した強誘電体材料を使用したMFSFETは、該特定元素が添加されていないBSTOを使用したMFSFETと比較し、分極反転回数、リーク電流値について、ほぼ2桁に達する改善が得られた。し

たがって、このような改善により、従来困難とされていたMFSFETの製品仕様を満足する素子の作製が可能となった。

【図面の簡単な説明】

【図1】MFSFETの断面構造を示す模式図である。

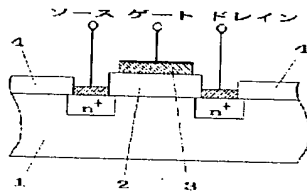
【図2】強誘電体BSTO薄膜のP-E曲線を示す図である。

【図3】強誘電体BSTO薄膜の反転疲労後のP-E曲線を示す図である。

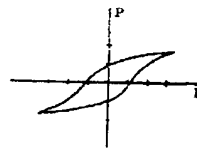
10 【符号の説明】

- 1 P-Si基板
- 2 強誘電体薄膜
- 3 金属電極
- 4 パッシベーション膜

【図1】



【図2】



【図3】

